

(19) RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

(11) N° de publication : 2 801 999
(à n'utiliser que pour les commandes de reproduction)
(21) N° d'enregistrement national : 99 15166

(51) Int Cl⁷ : G 06 K 19/073, H 05 K 1/16, 3/22, H 01 L 21/56

(12)

DEMANDE DE BREVET D'INVENTION

A1

(22) Date de dépôt : 01.12.99.

(30) Priorité :

(71) Demandeur(s) : GEMPLUS Société en commandite par actions — FR.

(43) Date de mise à la disposition du public de la demande : 08.06.01 Bulletin 01/23.

(56) Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule*

(60) Références à d'autres documents nationaux apparentés :

(72) Inventeur(s) : LEDUC MICHEL, CHOMETTE MICHEL, KARLISCH THIERRY et BLANC RENE PAUL.

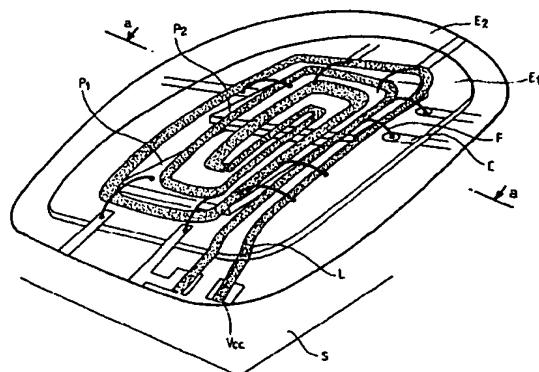
(73) Titulaire(s) :

(74) Mandataire(s) :

(54) PROCEDE DE PROTECTION PHYSIQUE DE PUCES ELECTRONIQUES ET DISPOSITIFS ELECTRONIQUES AINSI PROTEGES.

(57) L'invention concerne un procédé de protection de puces électroniques disposées sur un substrat et connectées à celui ci, la ou les puces et leurs connexions étant protégées par un matériau isolant d'enrobage. Selon l'invention il comprend la mise en place d'au moins un réseau conducteur (L, Z) au-dessus du matériau isolant d'enrobage (E1), faisant partie du circuit d'alimentation desdites puces électroniques.

L'invention s'applique tout particulièrement à des dispositifs tels que des cartes à puces ou des étiquettes électroniques.



FR 2 801 999 - A1



1

PROCEDE DE PROTECTION PHYSIQUE DE PUCES ELECTRONIQUES
ET DISPOSITIFS ELECTRONIQUES AINSI PROTEGES.

L'invention concerne un procédé de protection physique de puces électroniques placées sur un substrat (par exemple un circuit imprimé) et reliées électriquement à des aires de contact dudit substrat, 5 la ou les puces étant protégées par un matériau isolant d'enrobage. L'invention concerne également les dispositifs électroniques ainsi protégés.

On s'intéresse ici à la protection les puces électroniques contre un accès frauduleux ou la 10 falsification d'informations quelles contiennent.

On rappelle que la mise en place d'un enrobage des puces par dépôt d'un matériau isolant sur les puces permet en premier lieu de protéger les puces contre toute impureté ou contre l'humidité qui, à terme 15 pourraient dégrader leur fonctionnement. Il s'agit là d'une protection physique qui n'est pas suffisante dès lors qu'une personne mal intentionnée cherche à effectuer une intrusion afin de pouvoir accéder au moyen de sondes, aux signaux (produits ou reçus par la 20 ou les puces électroniques) présents sur les liaisons électriques qui les relient au substrat ou entre-elles.

Il existe à ce jour de nombreuses solutions logiques à la sécurisation des données que contiennent les puces. Ces solutions consistent principalement à 25 crypter les informations sensibles ou toutes les informations échangées par une puce électronique ou détenue par cette puce ou bien à dissimuler les

informations par exemple par cryptage de leur adresses. A cette fin de nombreux procédés de cryptage d'information ont été développés et mis en place dans les mémoires de programmes des puces afin de protéger 5 les informations qu'elles détiennent.

L'invention vise tout particulièrement la protection contre des intrusions de dispositifs comprenant une ou plusieurs puces électroniques montées sur un substrat et reliées électriquement à ce substrat 10 comme c'est le cas par exemple pour les cartes à puce, les étiquettes électroniques mais bien entendu, elle s'applique à tout autre dispositif dès lors que l'on cherche à empêcher toute intrusion sur ces dispositifs.

On sait que les cartes à puce permettent 15 aujourd'hui un grand nombre d'applications notamment dans le domaine bancaire et dans le domaine de la téléphonie. Il est impératif pour de tels dispositifs que les informations qu'ils contiennent soient sécurisées au plus haut niveau pour empêcher tout 20 risque de fraude.

Une nouvelle norme (ou standard) vient de voir le jour justement pour définir différents niveaux de sécurité comprenant notamment la protection contre les intrusions (niveau 4) pour les puces électroniques, il 25 s'agit de la norme FIPS PUB140- 1 du National Institute of Standards and Technology. La présente invention permet d'apporter une solution à cette nouvelle norme.

Ainsi, outre les procédés de cryptage utilisés dans la programmation (de la) des puces du dispositif (mono 30 ou) multi puce, constitué,

- outre le fait qu'une partie seulement de l'algorithme de cryptage réside dans chacune des puces et que l'opération d'assemblage de cet algorithme réside dans l'une quelconque des puces,

5 - outre le fait que du câblage direct soit réalisé de puce à puce, c'est à dire que des fils conducteurs de liaison puce à puce soient réalisés sans passer par l'intermédiaire du substrat (circuit imprimé) afin de compliquer encore par l'absence de plage conductrice la 10 prise d'information à l'aide de sondes, le procédé objet de l'invention décrit dans la suite permet de réaliser une protection physique anti-intrusion produisant un coupe-circuit sur le circuit d'alimentation de la ou des puces.

15 Ce procédé est d'autant plus efficace qu'il présente les caractéristiques suivantes :

- il est très difficilement détectable avec des moyens sophistiqués,

- il est indécelable à l'œil nu,

20 - Dès que quelqu'un effectue une tentative d'agression mécanique sur l'enveloppe (l'enrobage) du dispositif mono ou multi puce, le coupe-circuit ouvre le circuit d'alimentation batterie figeant les puces dans l'état où elles 25 se trouvent au moment de la coupure d'alimentation.

C'est à dire que chacune des puces ne contient plus que des données fragmentaires d'algorithme et d'opérateurs d'assemblage. Ce qui pour reconstituer le

mode de fonctionnement du système ainsi protégé rendra le résultat très incertain.

Que l'agression, c'est à dire la tentative de mise à nu des puces protégées (afin de pouvoir accéder aux 5 signaux par l'intermédiaire de sondes) soit mécanique ou chimique : l'effet de ce coupe-circuit de protection est le même. Dès que la continuité est rompue les puces non alimentées par la batterie deviennent inertes et sont bloquées dans l'état où elles se trouvent.

10 La présente invention a donc plus particulièrement pour objet un procédé de protection de puces électroniques disposées sur un substrat et connectées à celui ci, la ou les puces et leurs connexions étant protégées par un matériau isolant d'enrobage, 15 principalement caractérisé en ce qu'il comprend la mise en place d'au moins un réseau conducteur au-dessus du matériau isolant d'enrobage, faisant partie du circuit d'alimentation desdites puces électroniques.

Selon une autre caractéristique, il consiste à 20 superposer plusieurs réseaux conducteurs de manière à former un treillis à mailles serrées au-dessus du matériau isolant d'enrobage.

Selon une autre caractéristique il comprend le dépôt d'une couche de matériau d'enrobage sur le ou les 25 réseaux conducteurs.

De préférence le matériau d'enrobage est un matériau opaque.

Selon un mode de réalisation, le ou chaque réseau conducteur se présente sous la forme d'une piste 30 conductrice formant un labyrinthe.

Selon un autre mode de réalisation, le ou les réseaux conducteurs se présentent sous la forme de fils conducteurs en zigzag soudés sur des aires de contact disposées sur deux lignes placées de part et d'autre de la ou des puces.

Un autre objet de l'invention concerne un dispositif comprenant une ou plusieurs puces de circuit intégré placées sur un substrat et connectées en certains point dudit substrat correspondant aux plages d'accueil dédiées à ces connexions, la ou lesdites puces étant enrobées dans un matériau isolant, principalement caractérisé en ce qu'il comporte au moins un réseau conducteur de protection contre les intrusions, placé au-dessus du matériau d'enrobage et faisant partie du circuit d'alimentation de la ou des puces de manière à obtenir un coupe-circuit lors de toute intrusion.

Le dispositif peut être constitué par une carte à puce.

Le dispositif peut être constitué une étiquette électronique.

Avantageusement, la matière constituant le réseau conducteur présente une invisibilité à l'œil nu et/ou une absence de signature aux rayons infra rouges ou aux rayons X.

D'autres particularités et avantages de l'invention apparaîtront clairement dans la description qui suit et qui est donnée à titre d'exemple non-limitatif mais illustratif et en regard des dessins sur lesquels :

- la figure 1 représente un schéma général d'un premier mode de réalisation conformément au procédé de l'invention,
- la figure 2 représente le schéma électrique du principe de fonctionnement de ce premier mode de réalisation,
- la figure 3 représente un deuxième mode de réalisation conforme au procédé de l'invention et,
- la figure 4 représente le schéma électrique correspondant à ce mode de réalisation,
- les figures 5 et 6 représentent les schémas d'une coupe transversale pour chacun des modes de réalisation.

15

On a représenté sur les figures 1 et 2 un assemblage de puces P1, P2 fixées sur un substrat S comportant des éléments conducteurs électriques (ce montage est dit « chip on board » en terminologie anglo-saxonne). Il peut s'agir bien entendu d'une seule puce ou d'un montage de plusieurs puces. Les puces électroniques P1, P2 sont collées sur le substrat S et reliées par des fils conducteurs de câblage F (bonding) au dit substrat en certains points sur les plages d'accueil C dédiées à cette connexion et aussi, si nécessaire pour des raisons de sécurité, elles sont reliées par des fils conducteurs directement entre elles, le tout étant protégé par un enrobage qui est réalisé par une résine protectrice E1. Cette résine protectrice E1 est constituée par un matériau isolant

et est choisie de préférence de couleur noire afin d'être opaque et d'assurer les premiers degrés de protection requis par la norme de sécurité FIPS140-1, pour avoir une protection contre les intrusions.

5 On va se reporter maintenant plus particulièrement au schéma de la figure 1 qui correspond à un premier mode de réalisation du procédé.

10 Au-dessus de la résine d'enrobage E1, il est prévu selon le procédé de mettre en place un réseau conducteur se présentant sous la forme d'un labyrinthe L suffisamment couvrant et dont la géométrie est suffisamment fine pour pouvoir être interrompu lors de toute tentative d'intrusion au moyen d'un outil d'investigation. Ce réseau conducteur fait partie du 15 circuit d'alimentation électrique de la ou des puces P1,P2 disposées sur le substrat S dans la mesure où il est placé sur le trajet d'alimentation desdites puces.

20 Ainsi, et on pourra se reporter au schéma électrique équivalent représenté sur la figure 2, en cas de tentative d'intrusion dès l'instant où le réseau est coupé à un endroit il y aura coupure de l'alimentation de la ou des puces. Le réseau conducteur permet l'alimentation par la batterie des composants actifs déjà enrobés par la résine par l'intermédiaire 25 des plages d'accueil C destinées à la connexion de cette protection.

30 L'emplacement de ces plages C peut être quelconque mais de préférence de manière à ce qu'elles se trouvent ultérieurement à la mise en place du réseau conducteur, dissimulées à la vue par une deuxième couche d'enrobage opaque E2.

Comme il s'agit d'un système de sécurité, l'utilisation de fausses plages d'accueil servant de leurres pourra être prévue.

5 Ce réseau conducteur pourra être réalisé sous forme de labyrinthe L au moyen d'une substance conductrice notamment une encre conductrice. De nombreuses technologies permettant de réaliser une piste conductrice au moyen d'encre conductrice, existent. On pourra par exemple utiliser une technologie 10 d'impression par exemple la sérigraphie, le jet d'encre, la tempographie.

15 L'encre utilisée servant à réaliser ce réseau sera choisie de préférence de manière à ce qu'elle offre une invisibilité totale à l'œil nu et de préférence également de manière à ce quelle présente une absence de signature aux infrarouges ou aux rayons X par exemple, afin de compliquer encore la détection du tracé du labyrinthe utilisé.

20 Par-dessus ce tracé conducteur, une deuxième couche de résine d'enrobage E2 opaque pourra, comme on l'a dit, être déposée de sorte à emprisonner pour le rendre totalement invisible le réseau de protection précédemment mis en place.

25 Pour des niveaux de protection requis plus élevés encore, on pourra superposer plusieurs couches de réseaux conducteur L et ceci, de sorte à entrecroiser les géométries des labyrinthes réduisant ainsi encore les dimensions possibles des outils d'agression à utiliser.

30 Un deuxième mode de réalisation a été mis au point et représenté par le schéma de la figure 3.

Selon ce deuxième mode de réalisation, l'enrobage de résine E1 protégeant la ou les puces P1, P2 est surmonté par une succession de pontages Z réalisés à l'aide de fils métalliques de connexion. Ces fils ont 5 par exemple de 30 à 50 microns de diamètre et sont disposés parallèlement entre eux selon un pas le plus fin possible compatible avec une absence de court-circuit (ou de shuntage) l'un par rapport à l'autre. Ces fils sont soudés sur deux lignes d'aire de câblage 10 A1, A2 parallèles entre elles de part et d'autre des puces de façon à assurer tout au long du motif ainsi créé une continuité électrique par laquelle les puces sont alimentées.

Afin de protéger et de dissimuler ce réseau 15 conducteur Z, une seconde couche de résine d'enrobage opaque E2 est déposée, réalisant ainsi une protection supplémentaire contre toute intrusion.

Tout comme dans l'exemple de réalisation précédent, 20 afin d'augmenter le niveau de protection ou de rendre le niveau de protection requis plus élevé, on peut superposer les couches réseaux de fils conducteurs tel que celui qui vient d'être décrit, de sorte à entrecroiser les géométries des fils, réduisant ainsi encore les dimensions possibles des outils d'agression 25 utilisables.

La disposition d'un réseau par rapport à un autre sera choisie de manière à obtenir une maille du treillis ainsi formé, la plus petite possible.

La figure 4 illustre le schéma électrique 30 correspondant à ce deuxième mode de réalisation.

Les figures 5 et 6 illustrent une vue transversale d'un substrat portant en l'occurrence deux puces électroniques enrobées par une résine et sur lesquelles ont été mis en place les réseaux conducteur de protection contre l'intrusion conformément au procédé. La figure 5 correspond au mode de réalisation illustré sur la figure 1 tandis que la figure 6 correspond au mode de réalisation illustré sur la figure 3.

REVENDICATIONS

1. Procédé de protection de puces électroniques disposées sur un substrat et connectées à celui ci, la ou les puces et leurs connexions étant protégées par un matériau isolant d'enrobage, caractérisé en ce qu'il comprend la mise en place d'au moins un réseau conducteur (L, Z) au-dessus du matériau isolant d'enrobage (E1), ledit réseau faisant partie du circuit d'alimentation des puces électroniques.

10 2. Procédé de protection de puces électronique selon la revendication 1, caractérisé en ce qu'il consiste à superposer plusieurs réseaux conducteurs de manière à former un treillis à mailles serrées au-dessus du matériau isolant d'enrobage.

15 3. Procédé de protection selon la revendication 1 ou 2, caractérisé en ce qu'il comprend le dépôt d'une couche de matériau d'enrobage sur le ou les réseaux conducteurs.

20 4. Procédé de protection selon la revendication 1 ou 3 caractérisé en ce que le matériau d'enrobage est un matériau opaque.

25 5. Procédé de protection selon l'une quelconque des revendications précédentes, caractérisé en ce que le ou chaque réseau conducteur se présente sous la forme d'une piste conductrice formant un labyrinthe.

6 Procédé de protection selon l'une quelconque des revendications précédentes, caractérisé en ce que le ou les réseaux conducteurs se présentent sous la forme de 5 fils conducteurs en zigzag soudés sur des aires de contact disposées sur deux lignes placées de part et d'autre de la ou des puces.

7. Dispositif comprenant une ou plusieurs puces de circuit intégré placées sur un substrat et connectées en certains point dudit substrat correspondant aux plages d'accueil dédiées à ces connexions, la ou lesdites puces étant enrobées dans un matériau isolant, caractérisé en ce qu'il comporte au moins un réseau 15 conducteur (L, Z) de protection contre les intrusions, placé au-dessus du matériau d'enrobage et faisant partie du circuit d'alimentation de la ou des puces de manière à obtenir un coupe-circuit lors de toute intrusions.

20

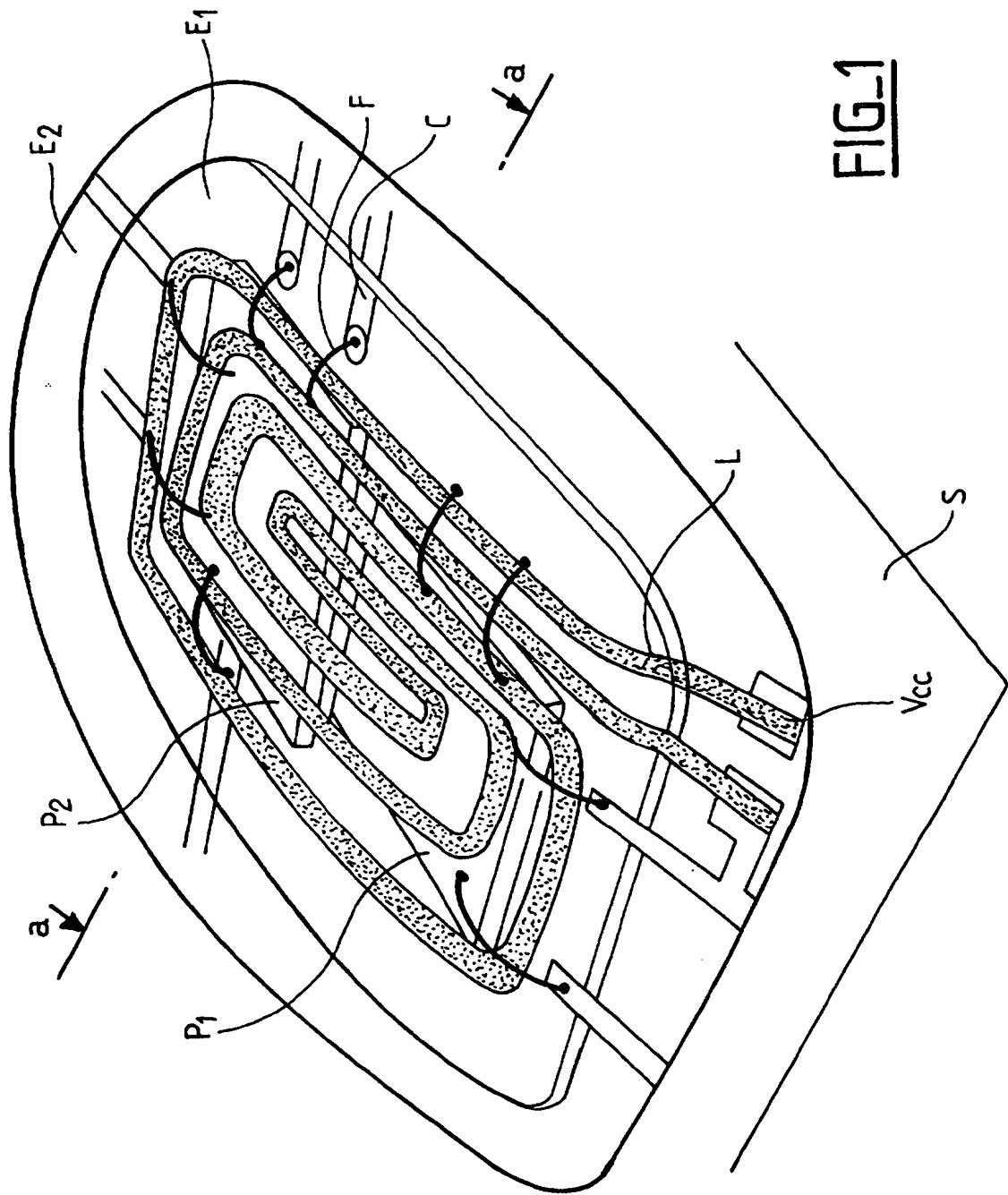
8. Dispositif électronique selon la revendication 7, caractérisé en ce qu'il constitue une carte à puce.

9. Dispositif électronique selon la revendication 25 7, caractérisé en ce qu'il constitue une étiquette électronique.

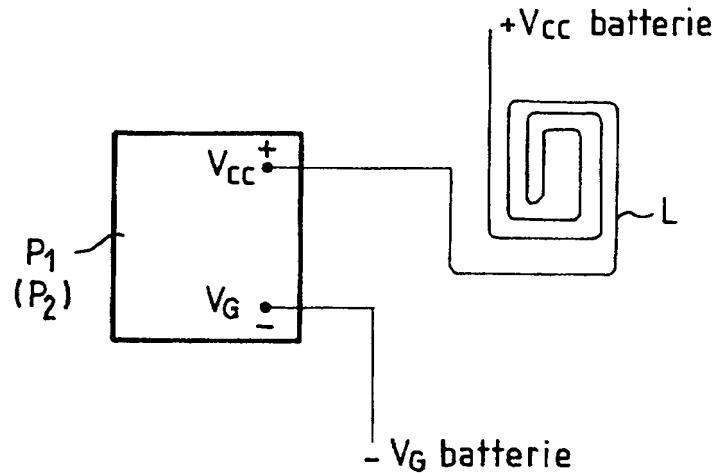
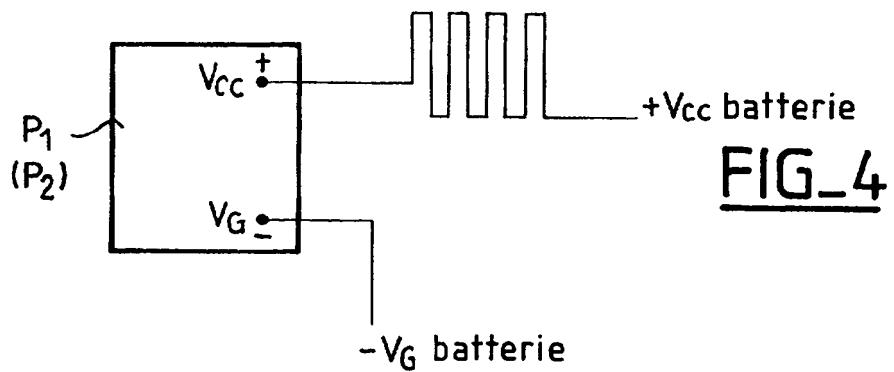
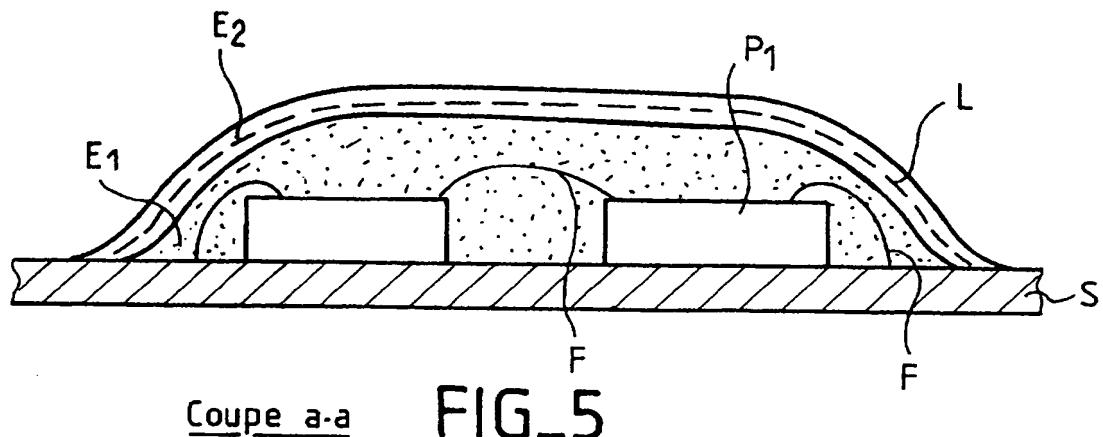
10. Dispositif électronique selon l'une quelconque des revendications 7 à 9, caractérisé en ce que la 30 matière constituant le réseau conducteur (L, Z)

présente une invisibilité à l'œil nu et/ou une absence de signature aux rayons infra rouges ou aux rayons X.

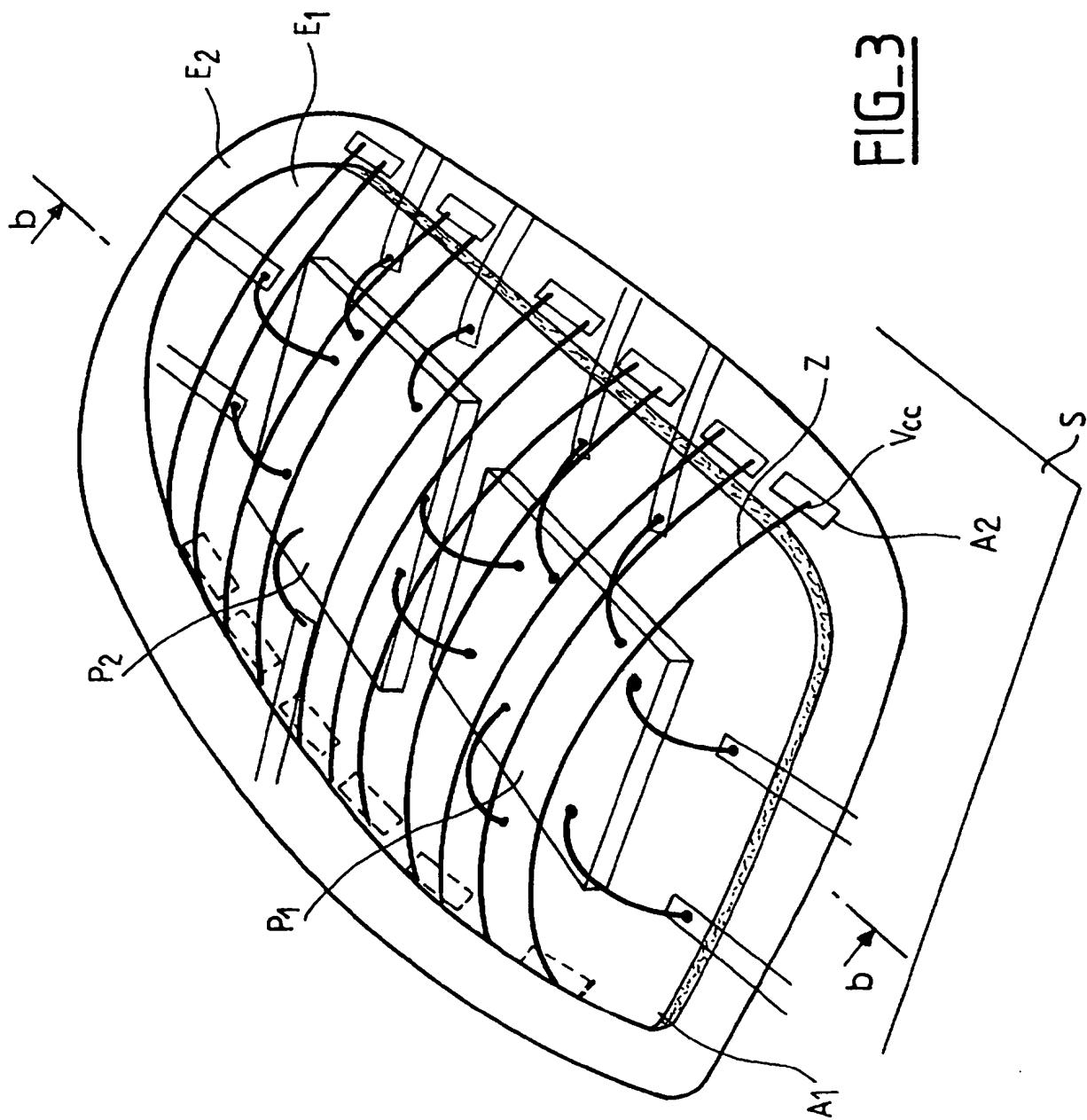
1/4



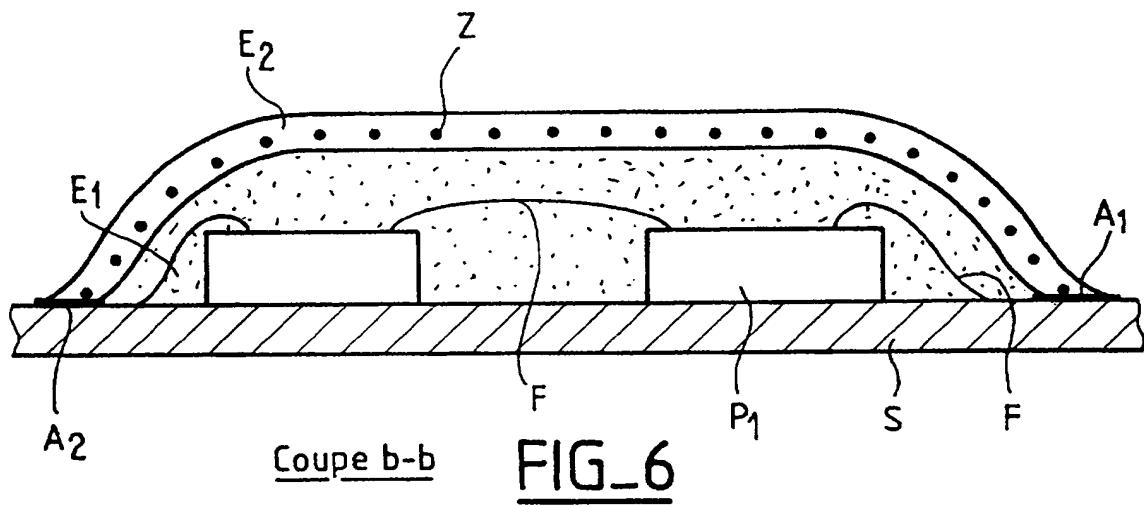
3/4

FIG_2FIG_4FIG_5

2/4

FIG-3

4/4



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)